

10/540514

03. 3. 2004

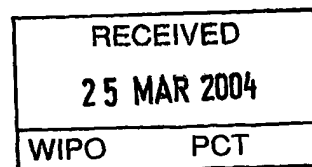
日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年12月25日
Date of Application:

出願番号 特願2002-374549
Application Number:
[ST. 10/C]: [JP 2002-374549]



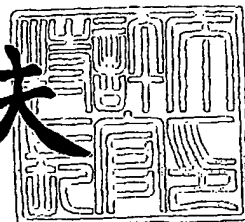
出願人 住友化学工業株式会社
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年11月17日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



BEST AVAILABLE COPY

【書類名】 特許願
【整理番号】 155209
【あて先】 特許庁長官殿
【国際特許分類】 H01L 29/778

【発明者】

【住所又は居所】 千葉県袖ヶ浦市北袖 2 番地 1 住友化学工業株式会社内
【氏名】 長田 剛規

【発明者】

【住所又は居所】 千葉県袖ヶ浦市北袖 2 番地 1 住友化学工業株式会社内
【氏名】 井上 孝行

【発明者】

【住所又は居所】 千葉県袖ヶ浦市北袖 2 番地 1 住友化学工業株式会社内
【氏名】 福原 昇

【特許出願人】

【識別番号】 000002093
【氏名又は名称】 住友化学工業株式会社

【代理人】

【識別番号】 100077540
【弁理士】
【氏名又は名称】 高野 昌俊

【手数料の表示】

【予納台帳番号】 060336
【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【包括委任状番号】 0013944

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 高電子移動度エピタキシャル基板

【特許請求の範囲】

【請求項1】 InGaAs層を歪チャンネル層、n型不純物を含有するAlGaAs層を電子供給層とする歪チャンネル高電子移動度電界効果型トランジスタに用いられる化合物半導体エピタキシャル基板において、前記InGaAs層の77Kにおける発光ピーク波長が1030nm以上であることを特徴とする化合物半導体エピタキシャル基板。

【請求項2】 前記InGaAs層の上下に接して、GaAs層がスペーサ層として設けられている請求項1記載の化合物半導体エピタキシャル基板。

【請求項3】 前記GaAs層の膜厚が、それぞれ4nm以上である請求項2記載の化合物半導体エピタキシャル基板。

【請求項4】 前記InGaAs層における300Kでの電子移動度が8300cm²/V・s以上である請求項1記載の化合物半導体エピタキシャル基板。

【請求項5】 請求項1、2、3又は4記載の化合物半導体エピタキシャル基板を、MOCVD法を用いて製造することを特徴とする化合物半導体エピタキシャル基板の製造方法。

【発明の詳細な説明】

【0001】

【特許文献1】

特開平6-21106号公報

【特許文献2】

第2708863号特許公報

【非特許文献1】

J. Crystal Growth, 27(1974)p.118

【非特許文献2】

J. Crystal Growth, 32(1974)p.265

【0002】

【発明の属する技術分野】

本発明は、3-5族化合物半導体からなる歪チャンネル高電子移動度トランジスタ用の化合物半導体エピタキシャル基板およびその製造方法に関するものである。

【0003】**【従来の技術】**

高周波通信機器の重要な構成部品として高電子移動度電界効果型トランジスタ (High Electron Mobility Transistor、以下HEMTという) が用いられている。HEMTは、電子を供給する電子供給層 (ドープ層) と電子が走行するチャンネル層とを異なる材料で構成した選択ドープヘテロ構造を採っている点が大きな特徴である。このヘテロ構造において、電子供給層内のn型不純物から供給された電子は、ヘテロ接合する材料の電子親和力の差によりヘテロ接合界面のチャンネル側に形成されるポテンシャル井戸に溜まり、2次元電子ガスを形成する。このように、電子を供給するn型不純物は電子供給層内にありここから供給される電子は高純度なチャンネル中を走行するようにして、イオン化不純物と電子とを空間的に分離しているため、チャンネル内の2次元電子ガスはイオン化不純物による散乱を受けず、高い電子移動度を示す。

【0004】

HEMTは、通常、所定の電子特性を有する各薄膜結晶層を所定の構造でGaAs単結晶基板上に積層成長させたエピタキシャル基板を用いて作製されているが、チャンネルが高い電子移動度を有するようにするため、HEMT構造を形成する薄膜結晶層を単原子層オーダーで精密に制御することが要求される。したがって、HEMT構造を有するエピタキシャル基板の製造方法としては、分子線エピタキシャル成長法 (Molecular Beam Epitaxy、以下MBE法という) あるいは有機金属熱分解法 (Metalorganic Chemical Vapor Deposition、以下MOCVD法という) が従来から用いられている。

【0005】

これらのエピタキシャル基板の成長方法のうち、特にMOCVD法は、エピタキシャル層を構成する原子種の有機金属化合物または水素化物を原料として用い

、基板上で熱分解させて結晶成長を行う方法であるため、適用可能な物質の範囲が広く、また結晶の組成、膜厚の精密な制御に適しているだけでなく、大量の基板を制御性良く処理できるために、近年広く工業的に用いられるようになっていく。

【0006】

そして、これらのエピタキシャル基板に用いる3-5族化合物半導体材料としては、任意の組成で格子定数を一致させることができ、良好な結晶性を保ちつつ各種ヘテロ接合が可能なことから、GaAs、AlGaAsなどの材料が広く用いられているが、HEMTの高性能化のためにはチャネル層の電子移動度をより高くする必要がある。そのため、最近では、電子輸送特性に優れていることに加えて、In組成に応じてエネルギーギャップを大幅に変えることができ、2次元電子を効果的に閉じ込めることができるなどヘテロ接合にもちいる3-5族化合物半導体材料として非常に優れた素質を有しているとの理由から、GaAsに代わってInGaAsがチャネル層の材料として用いられている。また、InGaAsに組み合わせる材料としてAlGaAsあるいはGaAsが知られている。

【0007】

しかしながら、InGaAsは、GaAsに対して格子整合が不可能であるため、以前は、InGaAsを用いて十分な物性を有するエピタキシャル基板を得ることができなかった。しかし、その後、格子不整合の系であっても弾性変形の限界内であれば転位の発生など不都合な結晶性の低下を招くことなく、信頼性のあるヘテロ接合が形成可能であることがわかり実用化が行われてきた。

【0008】

このようなInGaAs層を、従来のHEMTの2次元電子の流れるチャネル層部分に用いた構造のエピタキシャル成長基板を利用することにより、従来にくらべ高い移動度の、雑音特性に優れた電子素子が作製されている。InGaAs層を2次元電子の流れるチャネル層に用いたHEMTは、歪チャネル高電子移動度トランジスタ（pseudomorphic-HEMT、以下p-HEMTと称する）と呼ばれている。

【0009】

このような格子不整合系での歪み結晶層の膜厚の限界値は、歪み結晶層の組成の関数として与えられ、例えばGaAs層に対するInGaAs層の場合では、非特許文献1、2に開示されているMatthews'の理論式が知られており、これらの理論式は実験的にも概ね正しいことがわかっている。

【0010】

特許文献1には、これらの理論式で与えられるInGaAs層膜厚の限界値を上限とする範囲を限定したものとして、p-HEMT構造の、チャネル層に用いられるInGaAs歪み層のIn組成とInGaAs層膜厚について、一定の関係式で最適化し、電子移動度を改善する技術が開示されている。

【0011】

移動度を高めるために、イオン化不純物による2次元電子の散乱をさらに小さくすることが有効であるので、電子供給層とチャネル層との間に、電子供給層と同じ材質、同じ組成ではあるが不純物を添加しない層をスペーサ層として挿入することもある。例えば、特許文献2には、p-HEMT構造のチャネル層に用いられるInGaAs歪み層とn-AlGaAs電子供給層の間にAlGaAs層とGaAs層からなるスペーサ層を挿入し、成長条件を最適化することにより、2次元電子ガス濃度と電子移動度とを改善するようにした構成が開示されている。

。

【0012】

【発明が解決しようとする課題】

InGaAs歪み層をp-HEMT構造の電子が走行するチャネル層に用いる場合、GaAs層をチャネル層に用いたHEMT構造のエピタキシャル基板よりも室温(300K)での電子移動度を向上させることができる。しかし、これまで報告されている室温(300K)での移動度は $8000\text{ cm}^2/\text{V}\cdot\text{s}$ 程度が最高であり、InGaAs歪み層をチャネル層に用いたp-HEMT構造エピタキシャル基板においても、それを越える電子移動度を達成するのは困難であった。

【0013】

p-HEMT構造エピタキシャル基板の電子移動度を上げるため、特許文献2に開示されている構成を採用する場合には、スペーサ層の膜厚を大きくするに従

い電子移動度は大きくなるが、電子供給層とチャネル層との距離が離れるためにチャネル層に形成される2次元電子ガス濃度が小さくなり、望ましくない結果を生じる。

【0014】

チャネル層の電子移動度と2次元電子ガス濃度とを同時に改善するためには、チャネル層のIn組成を上げ、膜厚を大きくすることが有効である。チャネル層のIn組成をあげることにより、チャネル層を移動する電子の有効質量を小さくして電子移動度を改善でき、さらに電子供給層とチャネル層の伝導帯エネルギー差を大きくとることができ、2次元電子ガス濃度を大きくできるからである。また、チャネル層の膜厚を大きくすることで、2次元電子ガスの励起準位のエネルギーを下げ、2次元電子ガス濃度の向上に効果があることが考えられる。

【0015】

しかしながら、InGaAs歪み層のIn組成、およびInGaAs膜厚を、InGaAs層の良好な結晶特性を維持したまま上げるのは、GaAs層との格子不整合による転位欠陥発生のために難しい。また、p-HEMT構造エピタキシャル基板における2次元電子ガス濃度と電子移動度の値は、高ければ高いほど電子素子の特性を良好にできるという観点からは、上述した従来技術のいずれにおいても、これらの値はまだまだ満足できるものではなかった。

【0016】

したがって、電子供給層にn-AlGaAsを用い、チャネル層に歪みInGaAs層を用いたp-HEMT構造エピタキシャル基板において、現在、報告されている値よりもさらに高い2次元電子ガス濃度と高い電子移動度をあわせもつエピタキシャル基板の実現が強く望まれていた。

【0017】

電子移動度は、電界型トランジスタの重要な性能指標であるオン抵抗、最大電流値あるいはトランスコンダクタンスといった諸特性を向上させる上で重要なパラメータであることはよく知られている。電子移動度をさらに改善することにより、立ち上がり抵抗（オン抵抗）の低減を達成できる。これにより消費電力を低減できるので、バッテリーの使用時間の長期化が可能となる。同時に、発熱量を

削減できるので、デバイスの高集積化を可能とし、チップサイズを小さくして、モジュール設計の自由度を高めることもできる。このような観点から、携帯電話等の各種携帯機器に用いられる p-HEMT の場合には、電子移動度のより一層の改善が望まれている。

【0018】

【課題を解決するための手段】

本発明者らは、従来技術における上述の問題を解決するために鋭意検討を行なってきた結果、InGaAs 歪チャンネル層と n 型不純物を含有する AlGaAs 電子供給層とを備えて成る p-HEMT において、InGaAs 歪チャンネル層における発光ピーク波長がそこでの電子移動度と所定の相関関係を有することを見出し、本発明をなすに至ったものである。すなわち、InGaAs 歪チャンネル層の上下に接して GaAs 層を積層し、その膜厚を一定厚さ以上とすることによりチャンネル層の In 組成を大きくし、チャンネル層からの発光波長を 1030 nm 以上にすることにより、これまでに報告されたこのとのない高い電子移動度を実現したものである。

【0019】

請求項 1 の発明によれば、InGaAs 層を歪チャンネル層、n 型不純物を含有する AlGaAs 層を電子供給層とする歪チャンネル高電子移動度電界効果型トランジスタに用いられる化合物半導体エピタキシャル基板において、前記 InGaAs 層の 77 K における発光ピーク波長が 1030 nm 以上であることを特徴とする化合物半導体エピタキシャル基板が提案される。

【0020】

請求項 2 の発明によれば、請求項 1 の発明において、前記 InGaAs 層の上下に接して、GaAs 層がスペーサ層として設けられている化合物半導体エピタキシャル基板が提案される。

【0021】

請求項 3 の発明によれば、請求項 2 の発明において、前記 GaAs 層の膜厚が、それぞれ 4 nm 以上である化合物半導体エピタキシャル基板が提案される。

【0022】

請求項4の発明によれば、請求項1の発明において、前記 InGaAs 層における 300 K での電子移動度が $8300 \text{ cm}^2 / \text{V} \cdot \text{s}$ 以上である化合物半導体エピタキシャル基板が提案される。

【0023】

請求項5の発明によれば、請求項1、2、3又は4記載の化合物半導体エピタキシャル基板を、MOCVD法を用いて製造することを特徴とする化合物半導体エピタキシャル基板の製造方法が提案される。

【0024】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態の一例につき詳細に説明する。

【0025】

図1は、本発明による p-HEMT 構造エピタキシャル基板の実施の形態の一例を示す層構造図である。図1において、1はGaAs単結晶基板、2はGaAs単結晶基板1上に形成されたバッファ層である。3はn-AlGaAs層として形成され、n型不純物をドーピングしたバック側電子供給層であり、バック側電子供給層3の上には、バック側スペーサ層 (AlGaAs層) 4 及びバック側スペーサ層 (GaAs層) 5が形成されている。6は2次元電子を流すため2次元電子ガスが形成されるチャネル層であり、In組成に応じて4 nmから13.5 nm厚の i-InGaAs 層として形成されている。

【0026】

チャネル層6の上には、GaAs層から成るフロント側スペーサ層7、AlGaAs層として形成されたフロント側スペーサ層8、n-AlGaAs層として形成されたフロント側電子供給層9、アンドープ層 (i-AlGaAs層) 10、及び別のアンドープ層 (i-GaAs層) 11がこの順序で形成されている。

【0027】

図1に示したエピタキシャル基板は以上のように形成されているので、バック側電子供給層3からバック側スペーサ層4、5を介してチャネル層6へ電子が供給されると共に、フロント側電子供給層9からもフロント側スペーサ層8、7を介してチャネル層6へ電子が供給される。この結果、チャネル層6には、高濃度

の2次元電子ガスが形成される。ここで、チャネル層6のIn組成とこれに上下に接するバック側スペーサ層5及びフロント側スペーサ層7の膜厚とがチャネル層6内における2次元電子ガス濃度に大きな影響を与えている。2次元電子ガスの移動度を従来に比べて格段に向上させることを目的として、そのIn組成と上下スペーサ層の膜厚との種々の組み合わせについて、チャネル層6における室温での電子移動度と77 Kにおける発光ピーク波長との関係を調べるための測定を行なった。その測定結果は下記の通りであった。

【0028】

チャネル層の In組成	上下スペーサ 層の膜厚 (Å)	室温での移動度 ($\text{cm}^2/\text{V}\cdot\text{s}$)	77 Kでの発光 ピーク波長(nm)
0.20	20	7200	998
0.20	40	7470	997
0.20	60	7790	996
0.30	40	8420	1061
0.30	60	8990	1068
0.35	60	8950	1075
0.40	60	8370	1064

【0029】

この測定結果を図2にグラフとして示す。図2から判るように、77 Kにおける発光ピーク波長が1030 nm以上の場合には、電子移動度がこれまでに報告されたことのない8300 ($\text{cm}^2/\text{V}\cdot\text{s}$) という極めて高い値を示していることがわかる。したがって、図1に示した、i-InGaAs層をチャネル層とし、n型不純物を含有するAlGaAs層を電子供給層とするp-HEMT構造を有するエピタキシャル基板において、チャネル層の77 Kにおける発光ピーク波長を1030 nm以上とした場合に、その電子移動度を格段に高くすることができるのである。

【0030】

図1に示した層構造のエピタキシャル基板を作製する方法について説明する。まず、GaAs単結晶基板1を用意する。GaAs単結晶基板1は高抵抗の半絶

縁性GaAs単結晶基板であり、LEC (Liquid Encapsulated Czochralski) 法、VB (Vertical Bridgman) 法、VGF (Vertical Gradient Freezing) 法等で製造されたGaAs基板が好適であり、いずれの方法で製造された場合であっても、1つの結晶学的面方位から 0.05° 乃至 10° 程度の傾きをもった基板を用意する。

【0031】

上述の如く用意したGaAs単結晶基板1の表面を、脱脂洗浄、エッチング、水洗、乾燥処理した後、結晶成長炉の加熱台上に載置する。炉内を高純度水素で充分置換した後、加熱を開始する。適度な温度に安定したところで炉内に砒素原料を導入する。GaAs層を成長する際には、続いてガリウム原料を導入する。また、AlGaAs層を成長する際には、砒素原料の導入に加えて、ガリウム原料およびアルミニウム原料を導入する。InGaAs層を成長する際には、砒素原料の導入に加えて、ガリウム原料およびインジウム原料を導入する。各原料の供給量と供給時間を制御することにより、所望の積層構造を成長していく。最後に、各原料の供給を停止して結晶成長を停止し、冷却後、図1に示すように積層したエピタキシャル基板を炉内から取り出して結晶成長を完了する。結晶成長時の基板温度は、通常、およそ 500°C から 800°C である。

【0032】

図1に示した層構造のエピタキシャル基板は、MOCVD法を用いて作製することができる。MOCVD法を用いることの利点は、エピタキシャル層を構成する原子種の有機金属化合物または水素化物を原料として用いることができることである。

【0033】

実際には、エピタキシャル成長時の砒素原料として、一般に三水素化砒素（アルシン）を用いることが多いが、アルシンの水素を炭素数が1から4のアルキル基で置換したアルキルアルシンを使用することもできる。ガリウム、アルミニウム、およびインジウムの原料としては、各金属原子に炭素数が1から3のアルキル基もしくは水素が結合したトリアルキル化物もしくは三水素化物が、一般に用いられる。

【0034】

n型ドーパントとしては、シリコン、ゲルマニウム、スズ、硫黄、セレン等の水素化物または炭素数が1から3のアルキル基を有するアルキル化物を用いることができる。

【0035】

【実施例】

以下、本発明について、実施例と比較例とを基に詳細に説明するが、本発明はこれらの実施例に限定されるものではない。

【0036】

(実施例1)

減圧バレル型MOCVD炉を用い、図3に示した積層構造をVGF法半絶縁性GaAs基板上にエピタキシャル成長した。

【0037】

図3において、11は単結晶基板であるGaAs基板、12～15はいずれもGaAs基板11上に形成されたバッファ層である。ここでは、バッファ層12～15は、それぞれ200nm厚のi-GaAs層、250nm厚のi-Al_{0.25}Ga_{0.75}As層、250nm厚のi-GaAs層、200nm厚のi-Al_{0.25}Ga_{0.75}As層として形成されている。

【0038】

16は、4nm厚のn-Al_{0.24}Ga_{0.76}As層として形成され、n型不純物を $3 \times 10^{18} / \text{cm}^3$ ドープしたバック側電子供給層であり、バック側電子供給層16の上には、バック側スペーサ層17、18がこの順序で形成されている。ここでは、バック側スペーサ層17は3nm厚のi-Al_{0.24}Ga_{0.76}As層、バック側スペーサ層18は6nm厚のi-GaAs層となっている。19は2次元電子を流すため2次元電子ガスが形成されるチャンネル層であり、7.6nm厚のi-In_{0.30}Ga_{0.70}As層である。

【0039】

20、21はそれぞれがフロント側スペーサ層である。ここでは、フロント側スペーサ層20は6nm厚のi-GaAs層、フロント側スペーサ層21は3nm

m厚の $i\text{-Al}_{0.24}\text{Ga}_{0.76}\text{As}$ 層である。

【0040】

22はフロント側電子供給層で、10nm厚の $n\text{-Al}_{0.24}\text{Ga}_{0.76}\text{As}$ 層であり、 n 型不純物が $3 \times 10^{18}/\text{cm}^3$ の濃度にドーピングされている。23、24はいずれもアンドープ層で、それぞれ、3nm厚の $i\text{-Al}_{0.22}\text{Ga}_{0.78}\text{As}$ 層、20nm厚の $i\text{-GaAs}$ 層である。

【0041】

3族の原料としては、トリメチルガリウム (TMG)、トリメチルアルミニウム (TMI) を用いて、5族の原料としては、アルシンを用いた。 n 型ドーパントとしてシリコンを用い、反応炉内圧力0.1atm、成長温度650℃、成長速度200Å/min~300Å/minの成長条件でエピタキシャル成長を行った。

【0042】

電子の走行するチャネル層19には、In組成0.30、膜厚7.6nmの歪み InGaAs 層をエピタキシャル成長したものを用いた。さらに、チャネル層に用いた InGaAs 層の上下には、スペーサ層としてノンドープ GaAs 層を6.0nmずつエピタキシャル成長した。

【0043】

上記のようにエピタキシャル成長した図3の実施例1の積層構造において、Van der Pauw法によるホール測定を行なった結果、チャネル層19において、室温(300K)での2次元電子ガス濃度は $2.28 \times 10^{12}/\text{cm}^2$ 、室温(300K)での電子移動度は $8990 \text{ cm}^2/\text{V} \cdot \text{s}$ 、77Kでの2次元電子ガス濃度は $2.59 \times 10^{12}/\text{cm}^2$ 、77Kでの電子移動度は $35600 \text{ cm}^2/\text{V} \cdot \text{s}$ と、これまでに報告されたことのない良好な値を得た。また、このときの構造において、Alショットキー電極を用いたCV測定を行なった結果、残留キャリア濃度が $1 \times 10^{15}/\text{cm}^3$ となるときのピンチオフ電圧は、-1.93Vであった。

【0044】

さらに、図3の実施例1の積層構造において、77KでのPLスペクトルを測定した。チャネル層19の発光ピーク波長は、1068nmであった。

【0045】

(実施例2)

MOCVD炉を用いて、図4に示した積層構造のHEMT構造エピタキシャル基板をGaAs基板を用いて作製した。図4に示す層構造は、チャンネル層31のIn組成が0.35でGa組成が0.65であり、且つその膜厚が5.5nmである点においてのみ図3に示す層構造と異なっている。したがって、図4の各層のうち、図3の各層に対応するものについては同一の符号を付し、それらの層について詳しい説明を重複して行なうのを省略する。

【0046】

実施例1と同様の条件でエピタキシャル成長した図4の積層構造において、Van der Pauw法によるホール測定を行なった結果、チャンネル層31において、室温(300K)での2次元電子ガス濃度は $2.22 \times 10^{12} / \text{cm}^2$ 、室温(300K)での電子移動度は $8950 \text{ cm}^2 / \text{V} \cdot \text{s}$ 、77Kでの2次元電子ガス濃度は $2.50 \times 10^{12} / \text{cm}^2$ 、77Kでの電子移動度は $33000 \text{ cm}^2 / \text{V} \cdot \text{s}$ と、良好な値を得た。また、このときの構造において、Alショットキー電極を用いたCV測定を行なった結果、残留キャリア濃度が $1 \times 10^{15} / \text{cm}^3$ となるときのピンチオフ電圧は、-1.75Vであった。

【0047】

さらに、図4の実施例2の積層構造において、77KでのPLスペクトルを測定した。チャンネル層の発光ピーク波長は、1075nmであった。

【0048】

(比較例1)

MOCVD炉を用いて、図5に示した積層構造のHEMT構造エピタキシャル基板をGaAs基板を用いて比較例1として作製した。図5に示す層構造は、チャンネル層19AのIn組成が0.20でGa組成が0.80であり、且つその膜厚が13.5nmである点、及びi-GaAs層18A、20Aの膜厚が2nmであること、さらに、ノンドープ層23Aの膜厚が7nmである点でのみ図3に示す実施例1の層構造と異なっている。したがって、図5の各層のうち図3の各層に対応するものについては同一の符号を付し、それらの層についての詳しい説

明を重複して行なうのを省略する。

【0049】

実施例1と同様の条件でエピタキシャル成長した図5の比較例1の積層構造において、Van der Pauw法によるホール測定を行なった結果、チャンネル層19Aにおいて、室温(300K)での2次元電子ガス濃度は $2.55 \times 10^{12} / \text{cm}^2$ 、室温(300K)での電子移動度は $7200 \text{ cm}^2 / \text{V} \cdot \text{s}$ 、77Kでの2次元電子ガス濃度は $2.78 \times 10^{12} / \text{cm}^2$ 、77Kでの電子移動度は $21900 \text{ cm}^2 / \text{V} \cdot \text{s}$ であった。これらの値は、従来から報告されている値と同等であった。また、このときの構造において、Alショットキー電極を用いたCV測定を行なった結果、残留キャリア濃度が $1 \times 10^{15} / \text{cm}^3$ となるときのピンチオフ電圧は、-2.12Vであった。

【0050】

さらに、図5の比較例1の積層構造において、77KでのPLスペクトルを測定した。チャンネル層の発光ピーク波長は、998nmであった。

【0051】

(比較例2)

MOCVD炉を用いて、図6に示した積層構造のHEMT構造エピタキシャル基板をGaAs基板を用いて比較例2として作製した。図6に示す層構造は、チャンネル層31AのIn組成が0.20でGa組成が0.80であり、且つその膜厚が13.5nmである点、及びノンドープ層23Aの膜厚が7nmである点でのみ図4に示す実施例2の層構造と異なっている。したがって、図6の各層のうち図4の各層に対応するものについては同一の符号を付し、それらの層についての詳しい説明を重複して行なうのを省略する。

【0052】

実施例2と同様の条件でエピタキシャル成長した図6の比較例2の積層構造において、Van der Pauw法によるホール測定を行なった結果、チャンネル層31Aにおいて、室温(300K)での2次元電子ガス濃度は $2.19 \times 10^{12} / \text{cm}^2$ 、室温(300K)での電子移動度は $7790 \text{ cm}^2 / \text{V} \cdot \text{s}$ 、77Kでの2次元電子ガス濃度は $2.44 \times 10^{12} / \text{cm}^2$ 、77Kでの電子移動度 30800 cm^2

$\text{V}\cdot\text{s}$ であった。これらの値は、従来から報告されている値と同等であった。また、このときの構造において、Alショットキー電極を用いたCV測定を行なった結果、残留キャリア濃度が $1\times 10^{15}/\text{cm}^3$ となるときのピンチオフ電圧は、 -1.90V であった。

【0053】

さらに、図6の比較例2の積層構造において、77KでのPLスペクトルを測定した。チャンネル層の発光ピーク波長は、996nmであった。

【0054】

実施例1、2および比較例1、2の結果から、p-HEMT構造エピタキシャル基板において、InGaAsチャンネル層の上下に積層されるGaAs層の膜厚を4.0nm以上とし、チャンネル層のIn組成を大きくし、チャンネル層のInGaAs層からのPL発光波長を1030nm以上にするにより、室温(300K)での電子移動度を $8300\text{cm}^2/\text{V}\cdot\text{s}$ 以上とすることができると確認された。

【0055】

InGaAsチャンネル層の上下に積層されるGaAs層は、その膜厚を増やすことによりInGaAs層とAlGaAs層での界面の凹凸を低減し、界面凹凸による散乱によって電子移動度が低下することを抑制すると考えられる。同時に、InGaAs層表面でのInの偏析による3次元成長を抑制し、同様に界面での散乱を抑制する効果があると考えられる。さらに、VGF基板あるいはVB基板との低転位GaAs単結晶基板を用いることによりInGaAs層の臨界膜厚が大きくなることにより、GaAs層との格子不整合による転位欠陥発生を抑制し、InGaAs層の良好な結晶特性を維持したまま膜厚を大きくすることに効果がある。

【0056】

チャンネル層(InGaAs層)の発光スペクトルのピーク波長は、チャンネル層のIn組成と、チャンネル層の膜厚に依存する。In組成が大きくなるとバンドギャップが小さくなり、ピーク波長は長波長側にシフトする。また、チャンネル層の膜厚が大きくなれば励起準位のエネルギーが小さくなり、やはりピーク波長は長

波長側にシフトする。したがってチャネル層の I_n 組成と膜厚とを同時に最適化する評価手段として、発光スペクトルのピーク波長を用いることができる。

【0057】

実施例 1、2 および比較例 1、2 のエピタキシャル基板の層構造は、Hall 測定による移動度評価、CV 測定によるしきい値電圧測定などの 2 次元電子ガス特性評価のためのテスト構造のためのものである。

【0058】

FET デバイスの作製のための実際のエピタキシャル基板の層構造では、実施例 1、2 および比較例 1、2 のエピタキシャル基板の層構造の第 14 層のノンドープ GaAs 層の膜厚を厚くし、さらに、ソース電極及びドレイン電極とオーミックコンタクトをとるためのコンタクト層を積層したものとなっている。コンタクト層には、 $3 \times 10^{18} \sim 5 \times 10^{18} / \text{cm}^3$ 程度にシリコンをドーピングした n-GaAs 層を 100 nm 程度積層したものを通常用いる。

【0059】

しかし、本発明による移動度向上の効果は、コンタクト層の成長および FET デバイス作製のためのプロセスにより損なわれることはない。実施例 1、2 および比較例 1、2 のエピタキシャル基板特性評価用テスト構造においてのみならず、FET デバイスのためのエピタキシャル基板構造においても、本発明による移動度向上の効果は有効である。

【0060】

【発明の効果】

本発明によれば、電子素子作製時にも有利となるような、これまでに報告されたことのない電子移動度と 2 次元電子ガス濃度を有する p-HEMT 構造エピタキシャル基板を提供することができる。

【図面の簡単な説明】

【図 1】

本発明によるエピタキシャル基板の実施の形態の一例を示す層構造図。

【図 2】

図 1 に示した HEMT 構造における移動度と発光ピーク波長との間の関係を示

すグラフ。

【図 3】

本発明によるエピタキシャル基板の第 1 実施例の層構造図。

【図 4】

本発明によるエピタキシャル基板の第 2 実施例の層構造図。

【図 5】

比較例 1 の層構造図。

【図 6】

比較例 2 の層構造図。

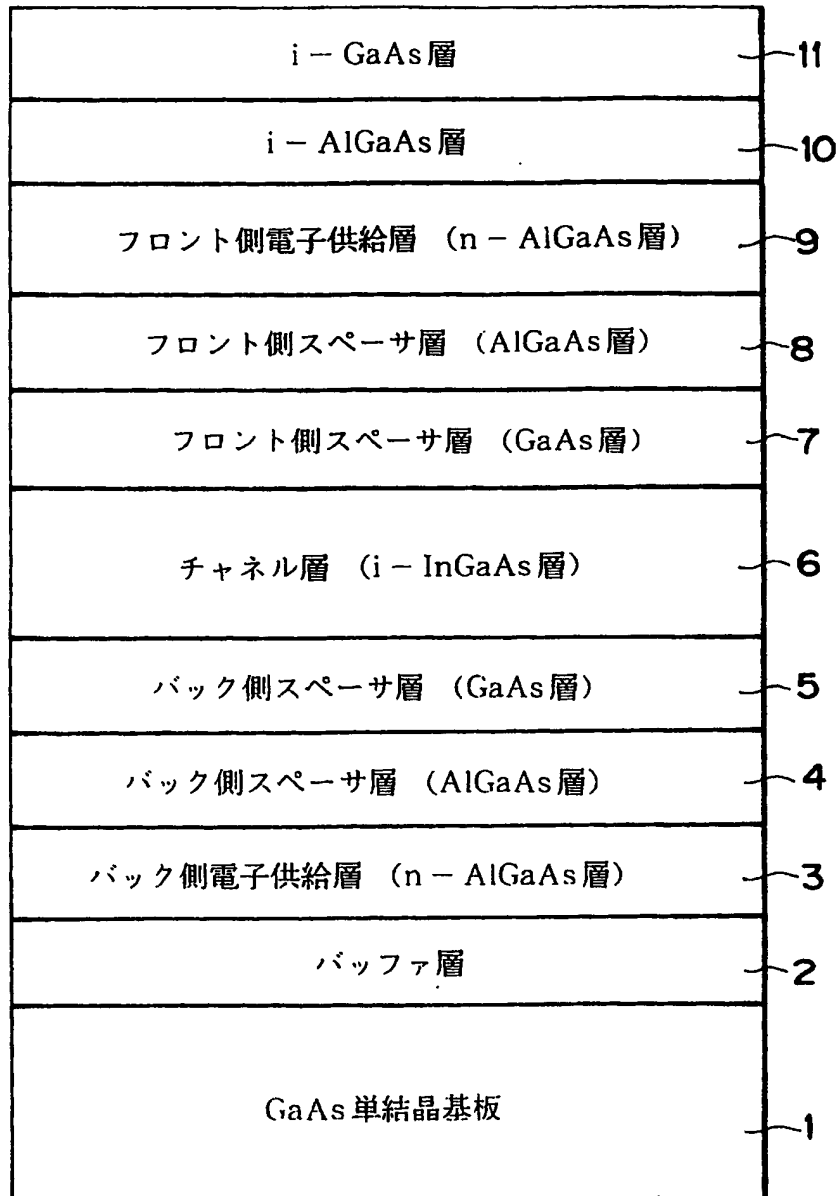
【符号の説明】

- 1 GaAs 単結晶基板
- 2、12～15 バッファ層
- 3、16 バック側電子供給層
- 4、5、17、18、18A バック側スペーサ層
- 6、19、19A、31、31A チャネル層
- 7、8、20、20A、21 フロント側スペーサ層
- 9、22 フロント側電子供給層
- 10、11、23、23A、24 アンドープ層

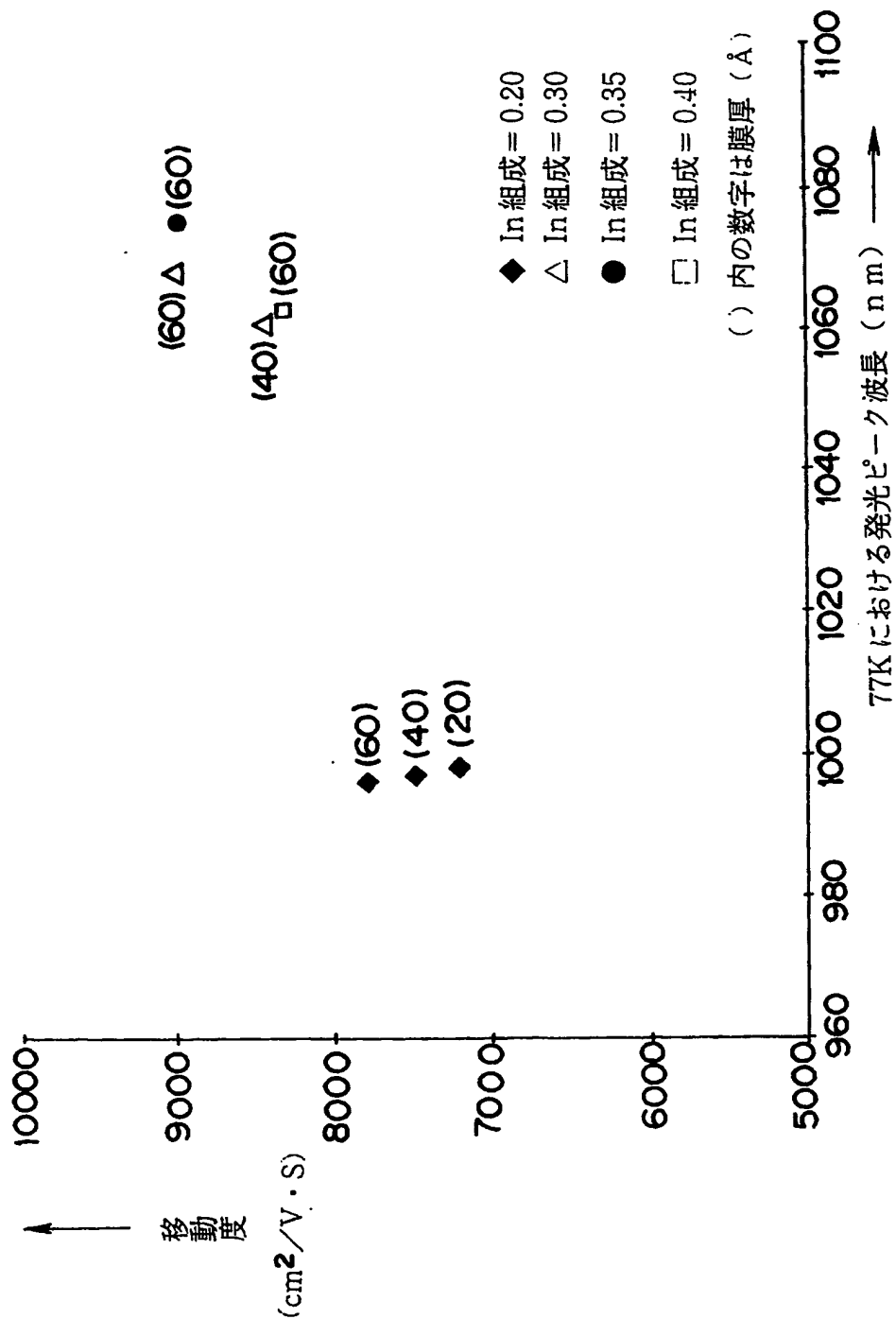
【書類名】

図面

【図 1】



【図 2】



【図 3】

i- GaAs 20nm	24
i- Al _{0.22} Ga _{0.78} As 3nm	23
n- Al _{0.24} Ga _{0.76} As 10nm 3E18/cm ³	22
i- Al _{0.24} Ga _{0.76} As 3nm	21
i- GaAs 6nm	20
i- In _{0.30} Ga _{0.70} As 7.5nm	19
i- GaAs 6nm	18
i- Al _{0.24} Ga _{0.76} As 3nm	17
n- Al _{0.24} Ga _{0.76} As 4nm 3E18/cm ³	16
i- Al _{0.25} Ga _{0.75} As 200nm	15
i- GaAs 250nm	14
i- Al _{0.25} Ga _{0.75} As 250nm	13
i- GaAs 200nm	12
GaAs 基板	11

【図 4】

i- GaAs 20nm	24
i- Al _{0.22} Ga _{0.78} As 3nm	23
n- Al _{0.24} Ga _{0.76} As 10nm 3E18/cm ³	22
i- Al _{0.24} Ga _{0.76} As 3nm	21
i- GaAs 6nm	20
i- In _{0.85} Ga _{0.65} As 5.5nm	31
i- GaAs 6nm	18
i- Al _{0.24} Ga _{0.76} As 3nm	17
n- Al _{0.24} Ga _{0.76} As 4nm 3E18/cm ³	16
i- Al _{0.25} Ga _{0.75} As 200nm	15
i- GaAs 250nm	14
i- Al _{0.25} Ga _{0.75} As 250nm	13
i- GaAs 200nm	12
GaAs 基板	11

【図 5】

i- GaAs 20nm	24
i- Al _{0.22} Ga _{0.78} As 7nm	23A
n- Al _{0.24} Ga _{0.76} As 10nm 3E18/cm ³	22
i- Al _{0.24} Ga _{0.76} As 3nm	21
i- GaAs 2nm	20A
i- In _{0.20} Ga _{0.80} As 13.5nm	19A
i- GaAs 2nm	18A
i- Al _{0.24} Ga _{0.76} As 3nm	17
n- Al _{0.24} Ga _{0.76} As 4nm 3E18/cm ³	16
i- Al _{0.25} Ga _{0.75} As 200nm	15
i- GaAs 250nm	14
i- Al _{0.25} Ga _{0.75} As 250nm	13
i- GaAs 200nm	12
GaAs 基板	11

【図 6】

i- GaAs 20nm	24
i- Al _{0.22} Ga _{0.78} As 7nm	23A
n- Al _{0.24} Ga _{0.76} As 10nm 3E18/cm ³	22
i- Al _{0.24} Ga _{0.76} As 3nm	21
i- GaAs 6nm	20
i- In _{0.20} Ga _{0.80} As 13.5nm	31A
i- GaAs 6nm	18
i- Al _{0.24} Ga _{0.76} As 3nm	17
n- Al _{0.24} Ga _{0.76} As 4nm 3E18/cm ³	16
i- Al _{0.25} Ga _{0.75} As 200nm	15
i- GaAs 250nm	14
i- Al _{0.25} Ga _{0.75} As 250nm	13
i- GaAs 200nm	12
GaAs 基板	11

【書類名】 要約書

【要約】

【課題】 高電子移動度P-HEMT構造エピタキシャル基板を提供すること。

【解決手段】 InGaAs層を歪チャンネル層6、n型不純物を含有するAlGaAs層をバック側及びフロント側電子供給層3、9とする歪チャンネル高電子移動度電界効果型トランジスタに用いられる化合物半導体エピタキシャル基板において、歪チャンネル層6のIn組成と膜厚との最適化により歪チャンネル層6の77Kにおける発光ピーク波長が1030nm以上となるようにする。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2002-374549
受付番号	50201963323
書類名	特許願
担当官	第五担当上席 0094
作成日	平成15年 1月 6日

<認定情報・付加情報>

【提出日】

平成14年12月25日

次頁無

出証特 2003-3094718

特願2002-374549

出願人履歴情報

識別番号

[000002093]

1. 変更年月日

1990年 8月28日

[変更理由]

新規登録

住 所

大阪府大阪市中央区北浜4丁目5番33号

氏 名

住友化学工業株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.